



DT03 Rec'd PCT/PTO 09 FEB 2005

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of : **Mail Stop: ISSUE FEE**
Kunimasa KUSUMOTO et al. : **Confirmation No. 1108**
Serial No. 10/009,798 : [Group Art Unit 2652]
Filed March 22, 2002 : Examiner Michael V. Battaglia]

OPTICAL DISK DRIVE

SECOND RESPONSE TO ALLOWANCE

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEES FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975

Sir:

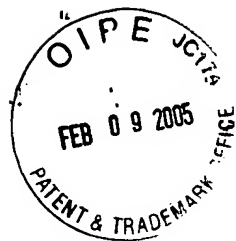
Applicants hereby request that the Information Disclosure Statement filed with the Patent Office on December 14, 2004 be considered by the Examiner. Applicants also request that the Examiner return an initialed copy of the form PTO-1449 which was filed as part of the Information Disclosure Statement of December 14, 2004. Enclosed are copies of the Information Disclosure Statement, form PTO-1449, references, and date-stamped postcard receipt as evidence of filing.

Respectfully submitted,

Kunimasa KUSUMOTO et al.

By David M. Ovedovitz
David M. Ovedovitz
Registration No. 45,336
Attorney for Applicants

DMO/ck
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
February 9, 2005



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of : **Confirmation No. 1108**
Kunimasa KUSUMOTO et al. : **Docket No. 2001_1831A**
Serial No. 10/009,798 : **Group Art Unit 2652**
Filed March 22, 2002 : **Examiner Michael V. Battaglia**
OPTICAL DISK DRIVE

INFORMATION DISCLOSURE STATEMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

COPY

Sir:

Pursuant to the provisions of 37 CFR 1.56, 1.97 and 1.98, Applicants request consideration of the reference listed on attached form PTO-1449 and any additional information identified below in paragraph 3. A legible copy of each reference listed on the Form PTO-1449 is enclosed, except a copy is not provided for:

- ☐ each U.S. Patent and U.S. Patent application publication;
- ☐ each reference previously cited in the international application PCT/_____; and/or
- ☐ each reference previously cited in prior parent application Serial No. _____.

1a. ☐ This Information Disclosure Statement is submitted:

within three months of the filing date (or of entry into the National Stage) of the above-entitled application, or

before the mailing of a first Office Action on the merits or the mailing of a first Office Action after the filing of an RCE,

and thus no certification and/or fee is required.

1b. ☒ This Information Disclosure Statement is submitted

after the events of above paragraph 1a and prior to the mailing date of a final Office Action or a Notice of Allowance or an action which otherwise closes prosecution in the application, and thus:

(1) ☒ the certification of paragraph 2 below is provided, **or**

(2) ☐ the fee of \$180.00 specified in 37 CFR 1.17(p) is enclosed.

1c. ☐ This Information Disclosure Statement is submitted:

after the mailing date of a final Office Action or Notice of Allowance or action which otherwise closes prosecution in the application, and prior to payment of the issue fee, and thus:

the certification of paragraph 2 below is provided, and

the fee of \$180.00 specified in 37 CFR 1.17(p) is enclosed.

2. It is hereby certified

a. ☒ that each item of information contained in this Information Disclosure Statement was first cited in any communication from a foreign patent office in a counterpart foreign application not more than three months prior to the filing of the Statement, or

b. ☐ that no item of information contained in the Information Disclosure Statement was cited in a communication from a foreign patent office in a counterpart foreign application and, to the knowledge of the person signing the certification after making reasonable inquiry, was known to any individual designated in §1.56(c) more than three months prior to the filing of the Statement.

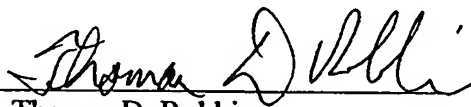
3. ☐ Consideration of the following list of additional information (including any copending or abandoned U.S. application, prior uses and/or sales, etc.) is requested.

4. For each non-English language reference listed on the attached form PTO-1449, reference is made to:
- a. ☒ a full or partial English language translation submitted herewith,
 - b. ☐ a foreign patent office search report (in the English language) submitted herewith,
 - c. ☐ the concise explanation contained in the specification of the present application at page,
 - d. ☒ the concise explanation set forth in the attached English language abstract,
 - e. ☐ the concise explanation set forth below or on a separate sheet attached to the reference:
5. ☒ A foreign patent Office Action citing one or more of the references is enclosed.
6. ☐ Statement Under 37 CFR 1.704(d)

Each item of information contained in the Information Disclosure Statement was first cited in any communication from a foreign Patent Office in a counterpart application, and this communication was not received by any individual designated in §1.56(c) more than thirty days prior to the filing of the Information Disclosure Statement.

Respectfully submitted,

Kunimasa KUSUMOTO et al.

By 
Thomas D. Robbins
Registration No. 43,369
Attorney for Applicants

TDR/abm
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
December 14, 2004

INFORMATION DISCLOSURE STATEMENT

FORM PTO 1449 (modified)

U.S. DEPARTMENT OF COMMERCE
PATENT AND TRADEMARK OFFICELIST OF REFERENCES CITED BY APPLICANT(S)
(Use several sheets if necessary)

Date Submitted to PTO: December 14, 2004

ATTY DOCKET NO.
2001_1831ASERIAL NO.
10/009,798APPLICANT
Kunimasa KUSUMOTO et al.FILING DATE
March 22, 2002GROUP
2652

U.S. PATENT DOCUMENTS

*EXAMINER INITIAL		DOCUMENT NUMBER	DATE	NAME	CLASS	SUBCLASS	FILING DATE IF APPROPRIATE
	AA						
	AB						
	AC						
	AD						
	AE						
	AF						
	AG						
	AH						
	AI						

COPY

FOREIGN PATENT DOCUMENTS

		DOCUMENT NUMBER	DATE	COUNTRY	CLASS	SUBCLASS	TRANSLATION YES NO	
	AJ	2000-285480	10/2000	JP			Yes	
	AK							
	AL							
	AM							
	AN							

OTHER DOCUMENT(S) (Including Author, Title, Date, Pertinent Pages, Etc.)

AO

AP

AQ

EXAMINER

DATE CONSIDERED

EXAMINER: Initial if reference considered, whether or not citation is in conformance with MPEP 609; Draw line through citation if not in conformance and not considered. Include copy of this form with next communication to applicant.



COPY

ATTY DOCKET #: 2001_1831A

Due Date: N/A

Confirmation No. 1108

OUR REF: 2001_1831A/TDR/01489

Applicant: Kunimasa KUSUMOTO et al.

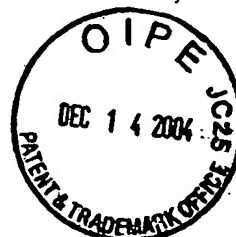
Serial No.: 10/009,798

Filing Date: March 22, 2002

Title: OPTICAL DISK DRIVE

Receipt of the following papers is acknowledged:

Information Disclosure Statement
Form PTO-1449 with 1 reference



Date: December 14, 2004

Attorney: TDR/abm

[Check No.] _____

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEE FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975.

拒絶理由通知書

特許出願の番号	特願 2 0 0 0 - 1 1 4 1 6 1
起案日	平成 1 6 年 9 月 1 5 日
特許庁審査官	五貫 昭一 9 3 6 8 5 D 0 0
特許出願人代理人	早瀬 憲一 様
適用条文	第 2 9 条の 2、第 3 6 条

<<<< 最 後 >>>>

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から 6 0 日以内に意見書を提出して下さい。

理 由

イ. この出願の請求項 1 ～ 3 に係る発明は、その出願の日前の特許出願であって、その出願後に出願公開がされた下記の特許出願の願書に最初に添付された明細書又は図面に記載された発明と同一であり、しかも、この出願の発明者がその出願前の特許出願に係る上記の発明をした者と同一ではなく、またこの出願の時に於いて、その出願人が上記特許出願の出願人と同一でもないもので、特許法第 2 9 条の 2 の規定により、特許を受けることができない。

記

先願：

1. 特願平 1 1 - 8 5 2 1 4 号 (特開 2 0 0 0 - 2 8 5 4 8 0 号)

備考：

先願 1 の段落番号 0 0 2 0、0 0 4 2 ～ 0 0 5 0、及び、図 1、図 2 参照。

ロ. この出願は、発明の詳細な説明の記載が下記の点で、特許法第 3 6 条第 4 項に規定する要件を満たしていない。

記

段落番号 0 0 2 2 について

最後より 7 行目の「実動作時において、1 のレーザパワーで動作させる」という記載は不明である。

段落番号 0 0 6 1 について

第5行～第6行の「第1のオフセット調整部13によりトラッキングエラー信号TE1に第1のオフセット調整値Of_rが加えられ」という記載は、図9中の記載と対応していないのではないか。

段落番号0063について

「光ピックアップ1からのレーザ出射をOFFにする……PDに光が入射しなくなるため、……Voffreadが発生する」という記載と、図10中における「L D o f f」時に「再生状態」であるとする記載との関係が不明である。

(光源がオフの時に再生が不可能なことは自明である。)

図面の簡単な説明について

- ・図1に関する「本発明の第1の実施の形態……」という記載と、段落番号0026の「図1は、本発明を説明するための第1の前提例となる……」という記載との関係が不明である。
- ・図2に関する「本発明の第1の実施の形態……」という記載と、段落番号0026の「本発明を説明するための第1の前提例となる……」という記載との関係が不明である。
- ・図5に関する「本発明の第2の実施の形態……」という記載と、段落番号0046の「図5は、本発明を説明するための第2の前提例……」という記載との関係が不明である。
- ・図6に関する「本発明の第2の実施の形態……」という記載と、段落番号0046の「本発明を説明するための第2の前提例……」という記載との関係が不明である。
- ・図7に関する「本発明の第3の実施の形態……」という記載と、段落番号0056の「図7は本発明の実施の形態1による光ディスク装置……」という記載との関係が不明である。
- ・図8に関する「本発明の第3の実施の形態……」という記載と、段落番号0059の「図7乃至図10を用いて本発明の実施の形態1による光ディスク装置……」という記載との関係が不明である。
- ・図10に関する「本発明の第3の実施の形態……」という記載と、段落番号0059の「図7乃至図10を用いて本発明の実施の形態1による光ディスク装置……」という記載との関係が不明である。

最後の拒絶理由通知とする理由

1. 最初の拒絶理由通知に対する応答時の補正によって通知することが必要になった拒絶の理由のみを通知する拒絶理由通知である。

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000285480 A

(43) Date of publication of application: 13.10.00

(51) Int. Cl.

G11B 7/09

(21) Application number: 11085214

(71) Applicant: SHARP CORP

(22) Date of filing: 29.03.99

(72) Inventor: TAMURA TAJI

(54) OPTICAL DISK APPARATUS

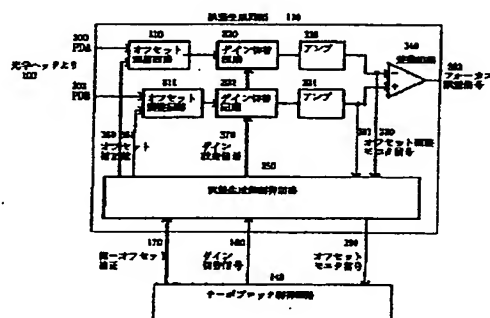
(57) Abstract:

PROBLEM TO BE SOLVED: To eliminate the need of changing over an offset correction value even when a gain setting value is changed over by a method wherein an offset adjusting signal is set in such a way that the offset amount of the output of an error-signal generation part, at the time when the gain of an amplifier is set at a first gain, is made identical to the offset amount of the output of the error-signal generation part, at the time when the gain of the amplifier is set at a second gain.

SOLUTION: A servo block control circuit 140 outputs a first offset correction signal 170 to an error-signal-generation-part control circuit 350 on the basis of an offset monitoring signal 190. The error-signal-generation-part control circuit 350 outputs offset correction values 360, 361 to offset adjusting circuits 310, 311. First, gains of gain changeover circuits 320, 322 are set at a maximum value, and monitoring signals 380, 381 are monitored. Then, the gains of the gain changeover circuits are set at a minimum value, and the monitoring signals are monitored. At this time, a value which is obtained at the time when the difference between a monitored value at the maximum

gain and a monitored value at the minimum value is divided by a gain difference is used as an offset value to be corrected.

COPYRIGHT: (C)2000,JPO



Title of the Prior Art

Japanese Published Patent Application No. 2000-285480

Date of Publication: October 13, 2000

Concise Statement of Relevancy

1) Translation of Paragraphs [0020],[0042]-[0050]

[0020] In drawing 1, the reflection or the transmitted light from a disk is changed into an electrical signal with the optical head (100). In an error generation circuit(110), servo error signals, such as a focus servo and track servo, are generated from said electrical signal. Here, the first offset adjustment means is included in an error generation circuit(110).

[0042] When an offset value of outputs up to the offset adjustment circuit (310) including the optical head (100) is Off1, an offset of the gain switching circuit (320) alone is Off2, an offset value of the amplifier (330) alone is Off3, a maximum gain of the gain switching circuit (320) is Gmax, and a minimum gain thereof is Gmin, an output offset OffA at the time when the gain is minimum is

$$\text{OffA} = (\text{Off1} + \text{Off2}) \times \text{Gmin} + \text{Off3}.$$

[0043] Moreover, the output offset OffB at the time when the gain is maximum is

$$\text{OffB} = (\text{Off1} + \text{Off2}) \times \text{Gmax} + \text{Off3}.$$

[0044] Therein, the value OffSet obtained by dividing the difference between the output offset values at the times when the

gain is maximum and when the gain is minimum by the gain difference between the maximum gain and the minimum gain, which is the offset value amended in the offset adjustment circuit(310), is

$$\text{Offset} = (\text{OffA}-\text{OffB}) / (\text{Gmax}-\text{Gmin}).$$

If this formula is arranged,

$$\text{Offset} = \text{Off1}+\text{Off2}$$

is obtained.

[0045] Therefore, the total offset from the optical head(100) to the offset adjustment circuit(310) and the gain switching circuit(320) can be obtained.

[0046] In the above-described example, calculation is performed on the basis of the values at the times when gain becomes maximum and when gain becomes minimum in the gain switching circuit(320). However, as obvious from the above formula, there is no need to necessarily use the maximum and the minimum values of gain. That is, more generally, two kinds of gains can be set in the gain switching circuit(320), and the above-mentioned method can be applied to proceed calculation for the respective gains. Still, if calculation errors and the like are taken into consideration, it is preferable to use the maximum and minimum values of gain as described in the above example.

[0047] In this case, offset will remain in the output (which is described as the focus error signal(302) in Figure 2) in a differential circuit(340). Therefore, a second offset adjustment function is provided and offset adjustment of the whole servo circuit

is performed.

[0048] Therefore, in Figure 1, a construction is provided in which a second offset amendment(180) is put into the output of the error signal generation circuit(110) in an adder circuit(150).

[0049] As being clear in the above description, when offset is adjusted, the gain switching circuit(320) merely switches the gain into two ways, namely, either to the maximum value or the minimum value. This is because the fluctuation amount of the offset generally becomes maximum between these two values when gain switching is performed. The concept of the present invention is, in these two cases, to perform adjustment so as to obtain the same offset (since there is no need to reach zero) in both cases, and then to cancel the remaining offset by the second offset amendment.

[50] In this method, even though plural ways of gain switching are performed in the gain switching circuits(320 and 321), when offset adjustment is performed, only two ways of switching, either to maximum or to minimum, should be performed, thereby the time necessary to perform offset adjustment can be shortened, as well as the offset correction values(360 and 361) provided to the offset adjustment circuits(310 and 311) can be consistent regardless of gain, which is no need to be changed according to gain switching.

2) Translations of Figures 1 and 2

(attached hereto)

Fig.1

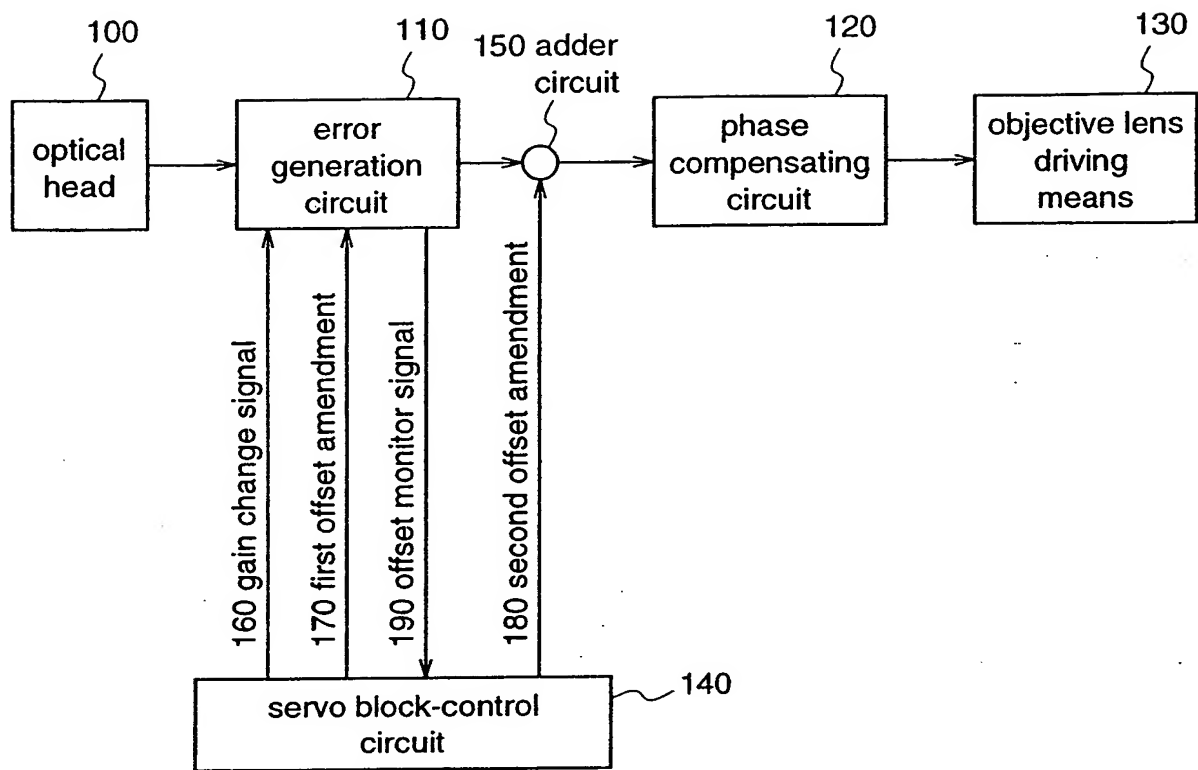
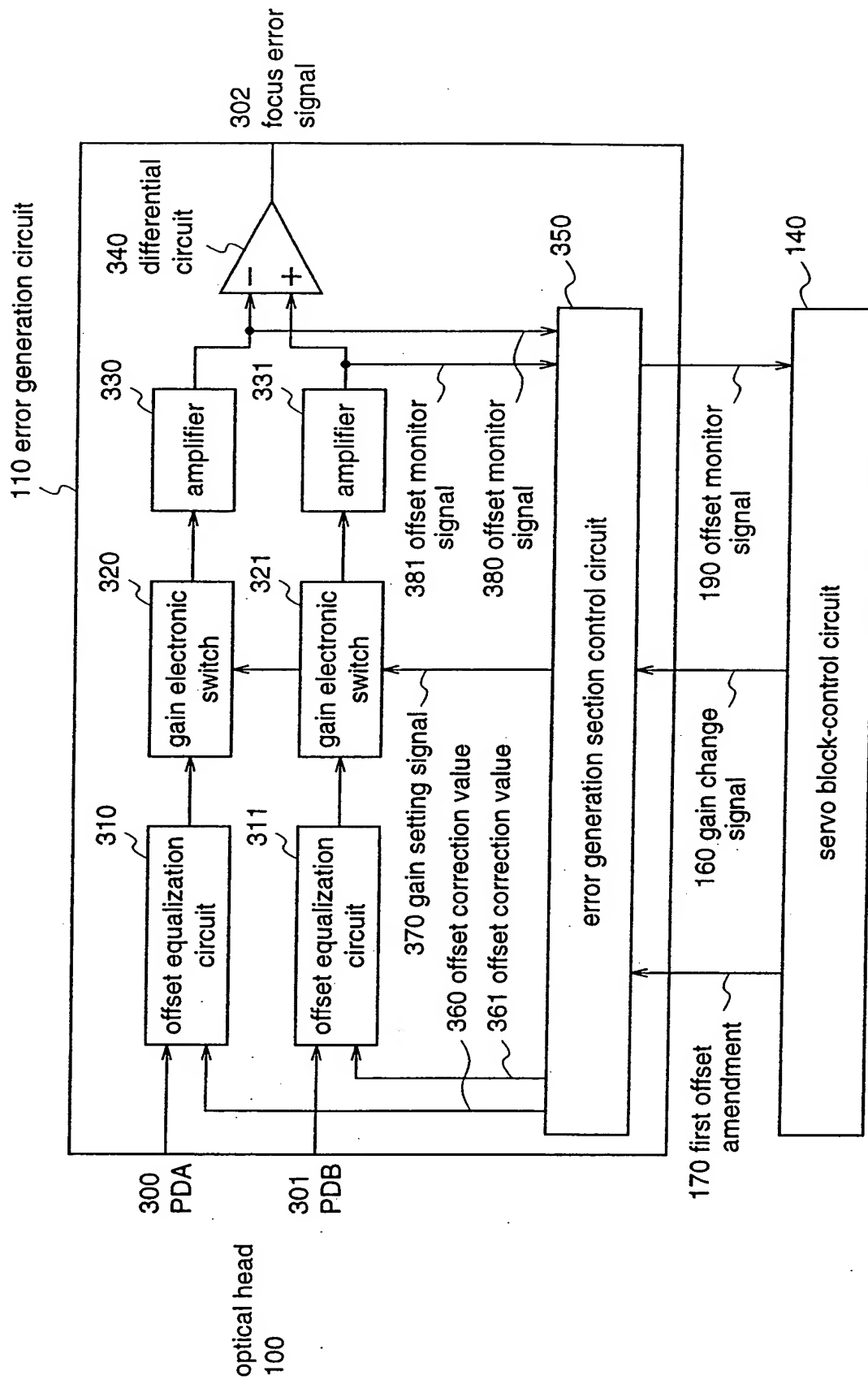


Fig.2



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-285480
(P2000-285480A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl.⁷

G 1 1 B 7/09

識別記号

F I

G 1 1 B 7/09

テームト (参考)

A 5 D 1 1 8

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平11-85214

(22) 出願日 平成11年3月29日 (1999. 3. 29)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 田村 大治

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100103296

弁理士 小池 隆彌

Fターム (参考) 5D118 AA04 AA18 BA01 BF02 BF03

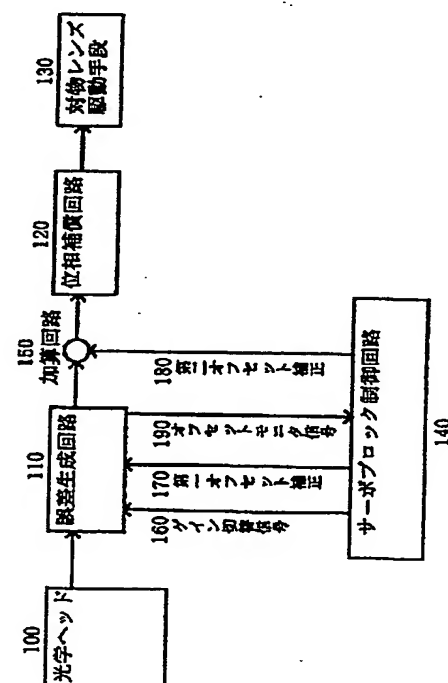
CA02 CC12 CD02 CD03 CD11

(54) 【発明の名称】 光ディスク装置

(57) 【要約】

【課題】 サーボ誤差生成回路の回路ゲインを切替える光ディスクでは、回路ゲインの切替を行う際にそれぞれのゲイン設定でオフセット調整を行う必要があるため、調整に時間を要する。

【解決手段】 回路ゲイン最大時のオフセットと回路ゲイン最小時のオフセットが等しくなるように調整し、残ったオフセットは別のオフセット調整手段で行うことでオフセット調整の回数を減らす。



【特許請求の範囲】

【請求項 1】 光ディスクの種類、または、装置の動作状態でサーボ誤差生成部のゲインを切替える光ディスク装置において、

光ディスク面で反射された反射光を受光する受光部と、
該受光部で受光された信号からサーボ誤差信号を生成する誤差信号生成部と、

該誤差信号生成部からの出力信号を基に少なくとも該誤差信号生成部を制御する制御信号を生成する制御部と、
を具備し、前記誤差信号生成部は、

該誤差信号生成部からの出力信号のオフセット量を前記制御部からの制御信号であるオフセット調整信号により調整するオフセット調整部と、

該誤差信号生成部からの出力信号のゲインを前記制御部からの制御信号であるゲイン調整信号により調整するアンプと、

を具備し、前記オフセット調整信号は、

前記アンプのゲインを第 1 のゲインに設定したときの前記誤差信号生成部出力のオフセット量と前記アンプのゲインを第 2 のゲインに設定したときの前記誤差信号生成部出力のオフセット量とが同一となるように調整することを特徴とする光ディスク装置。

【請求項 2】 光ディスクの種類、または、装置の動作状態でサーボ誤差生成部のゲインを切替える光ディスク装置において、

光ディスク面で反射された反射光を受光する受光部と、
該受光部で受光された信号からサーボ誤差信号を生成する誤差信号生成部と、

該誤差信号生成部出力のオフセット量を調整する第 2 のオフセット調整部と、

該誤差信号生成部からの出力信号を基に少なくとも前記誤差信号生成部と前記第 2 のオフセット調整部とを制御する制御信号を生成する制御部と、

を具備し、前記誤差信号生成部は、

該誤差信号生成部からの出力信号のオフセット量を前記制御部からの制御信号であるオフセット調整信号により調整する第 1 のオフセット調整部と、

該誤差信号生成部からの出力信号のゲインを前記制御部からの制御信号であるゲイン調整信号により調整するアンプと、

を具備し、前記オフセット調整信号は、

前記アンプのゲインを第 1 のゲインに設定したときの前記誤差信号生成部出力のオフセット量と前記アンプのゲインを第 2 のゲインに設定したときの前記誤差信号生成部出力のオフセット量とが同一となることを特徴とする光ディスク装置。

【請求項 3】 前記オフセット調整信号は、

前記アンプのゲインを第 1 のゲインに設定したときの前記誤差信号生成部出力と前記アンプのゲインを第 2 のゲインに設定したときの前記誤差信号生成部出力との差

を、前記第 1 のゲインと前記第 2 のゲインとの差で除算した値とすることを特徴とする請求項 1 または請求項 2 に記載の光ディスク装置。

【請求項 4】 前記第 1 のゲインは、前記アンプの最大ゲインであり、また、前記第 2 のゲインは前記アンプの最小ゲインであることを特徴とする請求項 1 乃至請求項 3 の何れかに記載の光ディスク装置。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】 本発明は、サーボ回路の回路ゲインを切替えて複数の種類の光ディスク対応する光ディスク装置に好適に利用できるものである。

【0002】

【従来の技術】 最近の光ディスク装置は対応するディスクの種類が多くなり、サーボ回路のダイナミックレンジを確保するために、ゲイン切替手段を設けてディスクの種類や、記録／再生の状態で回路ゲインを切替える場合が多くなっている。

20 【0003】 しかしながら、ゲイン切替手段までの回路に電気的なオフセットがある場合は、ゲイン切替でオフセット量に変化するため、各ゲイン設定でオフセット調整が必要となる。オフセット調整は、ディスクの種類が不明の状態で行う必要があるために、それぞれのゲイン設定すべてで調整を行う必要がある。

【0004】 図 4 は、従来技術による光ディスク装置のサーボ回路の構成例を示す図である。

30 【0005】 図 4 において、光学ヘッド (400) でディスクからの反射又は透過光を電気信号に変換する。誤差生成回路 (410) では、前記電気信号からフォーカスサーボ、トラックサーボ等のサーボ誤差信号を生成する。ここで、誤差生成回路 (410) の中にはオフセット調整回路を含ませる。そして、前記サーボ誤差信号を位相補償回路 (420) に入力して適当な位相補償を行った後、対物レンズ駆動手段 (430) で適切なフォーカス位置やトラック位置に対物レンズを移動させる。

40 【0006】 ここで、誤差生成回路 (410) は、サーボブロック制御回路 (440) からのゲイン切替信号 (450) により回路ゲインの切替を行う。ゲイン切替はディスクの種類が変わったときや、装置の動作状態が変わったとき、例えば、記録時と再生時が変わったとき等に行う。また、ゲイン設定は、例えば、サーボ動作の立ち上げ時には、光学ヘッド (400) からの信号振幅をモニタして、信号振幅がある範囲になるようにゲインを設定し、また、記録時には、記録パワーを出力するタイミングで、記録パワーの平均値と、装置の設計段階で設定されるところの再生パワーの平均値の比率で決まるゲインを設定する。

【0007】 以上のような構成例でのオフセット調整動作は以下のような手順で行なわれる。

50 【0008】 ゲイン切替信号 (450) で所望のゲイン

を設定し、オフセットモニタ信号（４７０）でオフセット量をモニタしながらオフセット量がゼロになるようにオフセット補正信号（４６０）でオフセットの補正を行う。

【０００９】

【発明が解決しようとする課題】オフセット調整はディスクの種類を判別を行う前にする必要があるために、設定する可能性のあるすべてのゲイン設定でオフセット調整を行う必要がある。このため、オフセット調整に時間がかかり、また、すべてのゲイン設定でのオフセット調整の補正値を保持しておかなくてはならないという問題がある。

【００１０】例えば、ゲイン設定が６種類ある場合は、６種類すべてのゲイン設定でオフセット調整を行い、それぞれのオフセット調整回路に対してオフセット補正値を６種類保持していなければならない。

【００１１】本発明は係る課題に鑑み、これを解決するために、ゲイン設定値を切換えてもオフセット補正値を切換える必要の無いオフセット調整回路、調整方法及びこれを用いたディスク装置を提供することを目的とする。

【００１２】

【課題を解決するための手段】上記の問題を解決するために、本発明は以下のような構成とした。

【００１３】即ち、本発明は、光ディスクの種類、または、装置の動作状態でサーボ誤差生成部のゲインを切換える光ディスク装置において、光ディスク面で反射された反射光を受光する受光部と、該受光部で受光された信号からサーボ誤差信号を生成する誤差信号生成部と、該誤差信号生成部からの出力信号を基に少なくとも該誤差信号生成部を制御する制御信号を生成する制御部と、を具備し、前記誤差信号生成部は、該誤差信号生成部からの出力信号のオフセット量を前記制御部からの制御信号であるオフセット調整信号により調整するオフセット調整部と、該誤差信号生成部からの出力信号のゲインを前記制御部からの制御信号であるゲイン調整信号により調整するアンプと、を具備し、前記オフセット調整信号は、前記アンプのゲインを第１のゲインに設定したときの前記誤差信号生成部出力のオフセット量と前記アンプのゲインを第２のゲインに設定したときの前記誤差信号生成部出力のオフセット量とが同一となるようにした。

【００１４】また、光ディスク面で反射された反射光を受光する受光部と、該受光部で受光された信号からサーボ誤差信号を生成する誤差信号生成部と、該誤差信号生成部出力のオフセット量を調整する第２のオフセット調整部と、該誤差信号生成部からの出力信号を基に少なくとも前記誤差信号生成部と前記第２のオフセット調整部とを制御する制御信号を生成する制御部と、を具備し、前記誤差信号生成部は、該誤差信号生成部からの出力信号のオフセット量を前記制御部からの制御信号であるオ

フセット調整信号により調整する第１のオフセット調整部と、該誤差信号生成部からの出力信号のゲインを前記制御部からの制御信号であるゲイン調整信号により調整するアンプと、を具備し、前記オフセット調整信号は、前記アンプのゲインを第１のゲインに設定したときの前記誤差信号生成部出力のオフセット量と前記アンプのゲインを第２のゲインに設定したときの前記誤差信号生成部出力のオフセット量とが同一となるようにしても良い。

【００１５】ここで、前記オフセット調整信号は、前記アンプのゲインを第１のゲインに設定したときの前記誤差信号生成部出力と前記アンプのゲインを第２のゲインに設定したときの前記誤差信号生成部出力との差を、前記第１のゲインと前記第２のゲインとの差で除算した値としても良い。

【００１６】また、前記第１のゲインは、前記アンプの最大ゲインであり、また、前記第２のゲインは前記アンプの最小ゲインであるようにすることが好ましい。

【００１７】尚、以上の各構成要素は可能な限り互いに組み合わせることができるものである。

【００１８】

【発明の実施の形態】以下、本発明の一実施形態を図面に基づいて説明する。

【００１９】図１は、本発明を光ディスク装置に適用した場合のサーボ回路の構成を示す図であり、そのサーボ回路の基本構成は次の通りである。

【００２０】図１において、光学ヘッド（１００）でディスクからの反射又は透過光を電気信号に変換する。誤差生成回路（１１０）では、前記電気信号からフォーカスサーボ、トラックサーボ等のサーボ誤差信号を生成する。ここで、誤差生成回路（１１０）の中には第一のオフセット調整手段を含ませる。

【００２１】そして、前記サーボ誤差信号を第二のオフセット調整手段である加算回路（１５０）を通して位相補償回路（１２０）に入力し、適当な位相補償を行い対物レンズ駆動手段（１３０）で適切なフォーカス位置やトラック位置に対物レンズを移動させる。

【００２２】ここで、誤差生成回路（１１０）は、サーボブロック制御回路（１４０）からのゲイン切替信号（１６０）により回路ゲインの切替を行う。ゲイン切替はディスクの種類や、記録時と再生時により行う。ゲイン設定は、例えば、サーボ動作の立ち上げ時には、光学ヘッドからの信号振幅をモニタして、信号振幅がある範囲になるようにゲインを設定し、また、記録時には、記録パワーを出力するタイミングで記録パワーの平均値と、装置の設計段階で設定されるところの再生パワーの平均値の比率で決まるゲインを設定する。

【００２３】サーボブロック制御回路（１４０）は、２つのオフセット調整手段に対して、第一のオフセット補正信号（１７０）及び、第二のオフセット補正信号（１

80) を出力する。

【0024】次に、図2に上記誤差生成回路(110)の詳細な構成例を示し、以下、その動作を説明する。

【0025】図2では、光学ヘッド(100)の出力信号PDA(300)とPDB(301)の減算からフォーカス誤差信号(302)を生成する例を示している。ここで、PDAとはホトディテクタAでの受光信号を意味し、PDBとはホトディテクタBでの受光信号を意味する。即ち、前記光学ヘッド(100)でディスクからの反射光をA、B二つのホトディテクタで受光し、この二つの受光信号(PDA、PDB)からフォーカス誤差信号(302)を生成するものである。

【0026】前記PDA(300)とPDB(301)は、それぞれオフセット調整が行われる。PDA(300)とPDB(301)のオフセット調整は、それぞれのゲイン切替回路(320および321)を通り、更にアンプ(330及び331)を通った出力であるオフセット調整モニタ信号(380及び381)をモニタして調整を行う。

【0027】ここで、本実施形態でのアンプ(330及び331)は、ゲイン切替機能のうちの固定ゲイン部分をゲイン切替回路(320及び321)から切り離して表現したものであるが、当然に、ゲイン切替回路とアンプを一つに纏める構成としてもよい。ゲイン切替回路でのゲインの切替は、例えば、ゲインを決定する抵抗値をゲイン設定信号(370)で切替えるような構成で実現できる。

【0028】誤差生成部制御回路(350)は、サーボブロック制御回路(140)からのゲイン切替信号(160)に応じてゲイン切替回路(320及び321)のゲイン設定信号を出力し、また、オフセット調整時は、オフセット調整モニタ信号(380及び381)に応じて、オフセットモニタ信号(190)をサーボブロック制御回路(140)に出力する。

【0029】サーボブロック制御回路(140)では、前記オフセットモニタ信号(190)に基づいて第一オフセット補正信号(170)を誤差生成部制御回路(350)に出力する。そして、該誤差生成部制御回路(350)では、第一オフセット補正信号(170)に基づいて、オフセット調整回路(310及び311)に対してオフセット補正值(360及び361)を出力する。

【0030】この時のオフセット調整は、次のような手順で行う。

【0031】まず、ゲイン切替回路(320及び321)のゲインを最大値に設定してモニタ信号(380および381)をモニタする。

【0032】次に、ゲイン切替回路(320及び321)のゲインを最小値に設定してモニタ信号(380及び381)をモニタする。

【0033】この時、上記ゲイン最大時のモニタ値とゲ

イン最小時のモニタ値の差をゲイン差で割った値が補正すべきオフセット値となる。

【0034】ここで、PDA(300)の信号系(即ち、オフセット調整回路(310)とゲイン切替回路(320)とアンプ(330)からなる系統)の回路オフセットを補正する場合について具体例を示す。

【0035】光学ヘッド(100)を含め、オフセット調整回路(310)の出力までのオフセット値を5mV、ゲイン切替回路(320)の単体でのオフセットを4mV、アンプ(330)の単体でのオフセットを3mVとする。従って、オフセット調整回路(310)の出力までのオフセット値(5mV)とゲイン切替回路(320)の単体でのオフセット値(4mV)の和にゲイン切替回路のゲインを掛けた値にアンプ(330)の単体でのオフセット値(3mV)を加えた値がトータルのオフセット値になる。

【0036】ここで、最小ゲインを1倍、最大ゲインを10倍とすると、オフセットを調整しない状態での最小ゲイン時の出力オフセットは、

$$(5\text{mV} + 4\text{mV}) \times 1\text{倍} + 3\text{mV} = 12\text{mV}$$

となる。

【0037】また、最大ゲイン時の出力オフセットは、 $(5\text{mV} + 4\text{mV}) \times 10\text{倍} + 3\text{mV} = 93\text{mV}$ となる。

【0038】ここで、最大ゲイン時と最小ゲイン時の出力オフセット値の差81mV(93mV-12mV)を最大ゲインと最小ゲインのゲイン差9(10-1)で割った値の9mV(81mV/9)がオフセット調整回路(310)で補正すべきオフセット値となる。

【0039】オフセットを補正するオフセット補正值A(360)はこの9mVをキャンセルするために極性を反転させた-9mVとなる。したがって、オフセット調整回路(310)で-9mV補正すると、オフセット調整回路(310)の出力のオフセットは、

$$5\text{mV} - 9\text{mV} = -4\text{mV}$$

となり、ゲイン切替回路(320)の単体オフセット4mVをキャンセルしてゲイン切替回路(320)までのオフセットは0mVになる。

【0040】したがって、光学ヘッド(100)からオフセット調整回路(310)及びゲイン切替回路(320)までのトータルのオフセットは0mVに補正されているので、ゲイン切替回路(320)でゲインを切替えてもオフセットは生じない。このため、オフセット値は、アンプ(330)の出力でのオフセット値の3mVのみとなり、ゲイン切替回路(320)でのゲインに影響されずに変動しないことになる。尚、以上は、PDA(300)の信号系統について説明してきたが、PDB(301)の信号系統についても同様である。

【0041】ここで、上記手法を一般化して説明する。

【0042】光学ヘッド(100)を含め、オフセット

調整回路 (310) の出力までのオフセット値を $Off1$ 、ゲイン切替回路 (320) の単体でのオフセットを $Off2$ 、アンプ (330) の単体でのオフセット値を $Off3$ 、ゲイン切替回路 (320) の最大ゲインを $Gmax$ 、最小ゲインを $Gmin$ とすると、最小ゲイン時の出力オフセット $OffA$ は、

$$OffA = (Off1 + Off2) \times Gmin + Off3$$

となる。

【0043】また、最大ゲイン時の出力オフセット $OffB$ は、

$$OffB = (Off1 + Off2) \times Gmax + Off3$$

となる。

【0044】ここで、オフセット調整回路 (310) で補正するオフセット値であるところの、最大ゲイン時と最小ゲイン時の出力オフセット値の差を最大ゲインと最小ゲインのゲイン差で割った値 $OffSet$ は、

$$OffSet = (OffA - OffB) / (Gmax - Gmin)$$

となり、この式を整理すると、

$$OffSet = Off1 + Off2$$

となる。

【0045】したがって、光学ヘッド (100) からオフセット調整回路 (310) 及びゲイン切替回路 (320) までのトータルのオフセットが求められたことになる。

【0046】上記例では、ゲイン切替回路 (320) でのゲインを最大にした場合と最小にした場合の値を基に計算をしてきたが、上記式より明らかなように、必ずしもゲインの最大値と最小値を用いる必要はない。即ち、より一般的には、ゲイン切替回路 (320) で2種類のゲインを設定し、それぞれのゲインについて上記手法で計算を進めれば良い。ただし、計算上の誤差などを考慮すると上記例のようにゲインの最大値と最小値を用いるのが好ましい。

【0047】ところで、このままでは差動回路 (340) の出力 (この図2ではフォーカス誤差信号 (302) としている) にオフセットが残ってしまう。そこで第二のオフセット調整機能を設けて、サーボ回路全体のオフセット調整を行う。

【0048】先の図1では、このため、誤差信号生成回路 (110) の出力に加算回路 (150) で第二オフセット補正 (180) を注入する構成としている。

【0049】上記の説明において明らかなように、オフセットを調整する際には、ゲイン切替回路 (320) は、そのゲインを最大及び最小値の2通りに切替えるに過ぎない。これは一般にゲイン切替を行う際のオフセットの変動量がこの両者の間に於いて最大となるためである。本発明の発想は、この両者に於いて、まず、どちら

の場合でも (ゼロとは行かなくても良いので) 同一のオフセットとなる様に調整を行い、その後に残留するオフセットを第二オフセット補正によりキャンセルしようと言うものである。

【0050】この手法によれば、ゲイン切替回路 (320 及び 321) で何通りのゲイン切替が行われても、オフセット調整を行う際には最大・最小の2通りの切替だけを行えば良く、オフセット調整に要する時間を短縮出来る上、オフセット調整回路 (310 及び 311) に与えるオフセット補正值 (360 及び 361) もゲインによらず一定値で済み、ゲイン切替に応じて変更する必要も無い。

【0051】また、オフセット補正值 (360 及び 361) の算出は、ゲイン切替回路 (320 及び 321) のゲインが最大及び最小の場合の出力オフセットの差を、そのゲインの差で割る事で行っている。ゲインの差は回路設計段階で明らかなものであるから、ゲイン切替回路 (320) のゲインを2通りに切替えて出力オフセットをそれぞれ測定さえすれば、必要なオフセット補正值 (360) は、そこから直ちに、しかも一意的に定める事が出来、オフセット調整の時間を更に短縮する事が可能である。

【0052】ところで、この様に誤差信号生成回路 (110) の出力に残留するオフセットをゼロに調整する事が、必ずしも光ディスク装置の最適動作を意味しない場合もある。

【0053】例えば、フォーカスサーボ制御において、再生信号の振幅が最大になる点が真のサーボ目標位置であるとする、誤差信号生成回路の出力オフセットが0の場合でも、基準電圧の位置が真のサーボ目標位置とずれている場合がある。

【0054】図3は、対物レンズをディスクに対して相対的に変位させた時のフォーカス誤差信号の波形例であるが、図3の基準電圧 (言い換えれば、誤差信号生成回路 (110) の出力に残留したオフセットを、加算回路 (150) 及び第二オフセット補正 (180) により調整したゼロ電圧レベル) の位置であるA点で再生信号振幅が最大にならず、基準電圧よりずれたB点で再生信号が最大になるような場合がある。これは、光学ヘッド等の設計、製作時の誤差により生じる。

【0055】この様な場合に対しても、上記の第二オフセット補正を用いれば、例えば、光学ヘッドからの再生信号の振幅をモニタしながら第二オフセット補正のレベルを変化させながら、再生信号の振幅が最大となる、言い換えれば真のサーボ目標位置である、B点を探す方法をとることができる。

【0056】つまり、この第二オフセット補正は、誤差信号生成回路 (110) の出力に残留するオフセットのキャンセルのみを目的とするものではなく、同時にサーボ制御の最適動作点を探索し調整するためのものとする

事も可能である。

【0057】本発明に於いては要素・構成の無用な増加を抑えたまま、誤差信号生成回路(110)の出力に残留するオフセットのキャンセルと、サーボ制御の最適動作点の探索・調整のためにも兼用する事が出来る。

【0058】

【発明の効果】以上説明したように本発明によれば、オフセット調整の回数を減らし、オフセット調整に要する時間を短縮することができる。

【0059】また、誤差信号に残留するオフセットのキャンセルと、サーボ動作の最適動作点の探索・調整を同一の構成要素で兼用する事が出来るので、要素・構成の無用な増加を抑えたままで光ディスク装置としての動作を最適なものとする事が出来る。

【0060】また、オフセットの補正値を直ちに一意的なものとして算出出来るので、オフセット調整に要する時間を短縮出来る。

【0061】また、アンプゲインの最大値と最小値の間で演算することにより演算誤差を少なくすることができ、より正確な演算結果を得ることが出来る。

【0062】更に、本発明は、比較的簡単な構成で実現できるので、上述のように大幅なハードウェアの増加を伴うことなく、このために、装置の小型化、軽量化、低価格化にも資することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態を示す光ディスク装置の構成を示した図である。

【図2】本発明の一実施形態での誤差信号生成回路の構成を示した図である。

【図3】第二のオフセット調整の必要性を示すためのフォーカス誤差信号の波形例である。

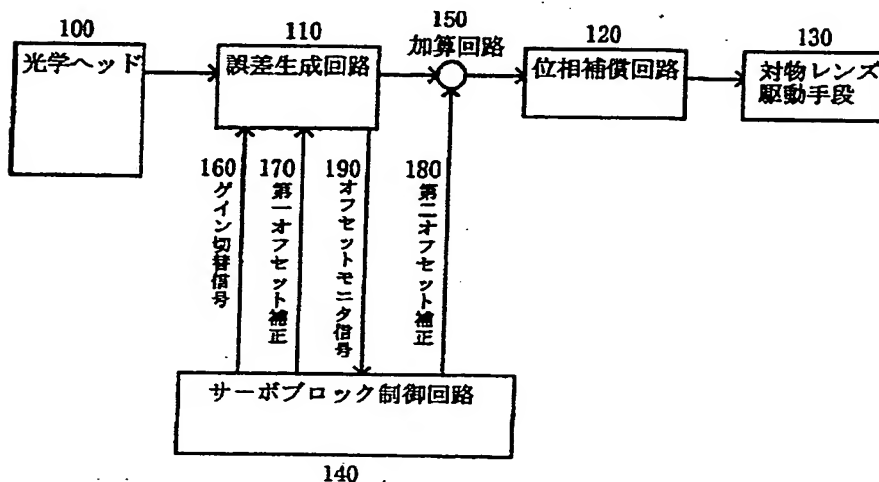
【図4】本発明の従来技術による光ディスク装置の構成

を示した図である。

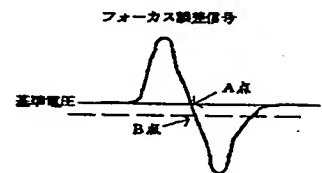
【符号の説明】

- 100 光学ヘッド
- 110 誤差生成回路
- 120 位相補償回路
- 130 対物レンズ駆動手段
- 140 サーボブロック制御回路
- 150 加算回路
- 160 ゲイン切替信号
- 170 第一オフセット補正
- 180 第二オフセット補正
- 190 オフセットモニタ信号
- 300 PDA
- 301 PDB
- 302 フォーカス誤差信号
- 310、311 オフセット調整回路
- 320、321 ゲイン切替回路
- 330、331 アンプ
- 340 差動回路
- 350 誤差生成部制御回路
- 360、361 オフセット補正値
- 370 ゲイン設定信号
- 380、381 オフセットモニタ信号
- 400 光学ヘッド
- 410 誤差生成回路
- 420 位相補償回路
- 430 対物レンズ駆動手段
- 440 サーボブロック制御回路
- 450 ゲイン切替信号
- 460 オフセット補正
- 470 オフセットモニタ信号

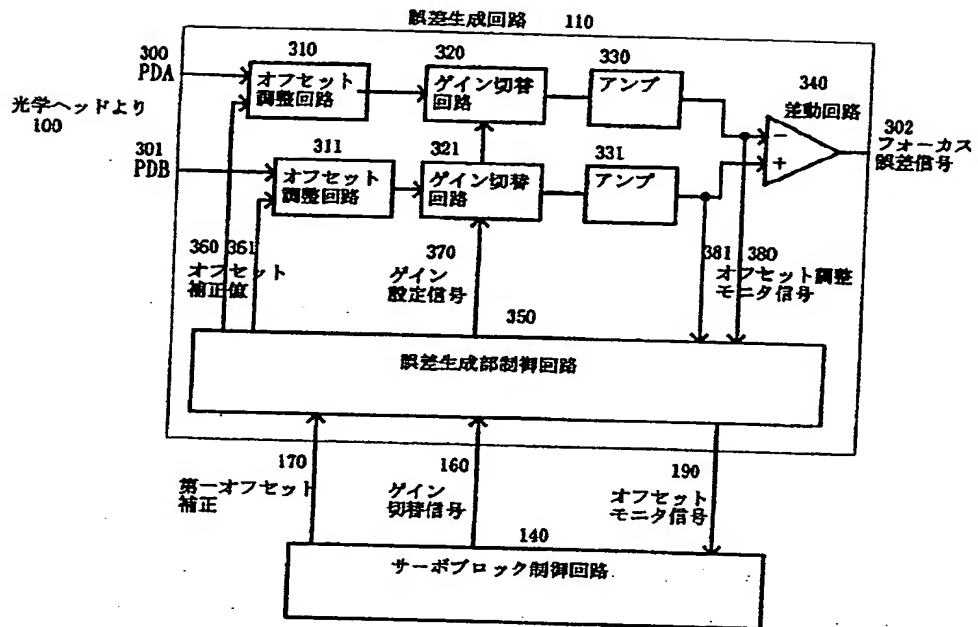
【図1】



【図3】



【図 2】



【図 4】

